

Semiconductor device, process for producing the same, and packaged substrate

Publication number: CN1202983

Publication date: 1998-12-23

Inventor: MASANORI SHIBAMOTO (JP); MASAHIRO ICHITANI (JP); RYO HARUTA (JP)

Applicant: HITACHI LTD (JP)

Classification:





- **international:** *H01L23/13; H01L23/16; H01L23/24; H01L23/29; H01L23/31; H01L23/34; H01L23/36; H01L23/367; H01L23/373; H01L23/495; H01L23/498; H01L23/12; H01L23/16; H01L23/28; H01L23/34; H01L23/48; (IPC1-7): H01L23/40; H01L23/36; H05K7/20*

- **european:** *H01L23/13; H01L23/16; H01L23/24; H01L23/29P; H01L23/31H2B; H01L23/34; H01L23/36; H01L23/367F; H01L23/367H; H01L23/373D; H01L23/373L; H01L23/373M; H01L23/373P; H01L23/495J; H01L23/498C4*

Application number: CN19961098629 19960927

Priority number(s): JP19950308761 19951128

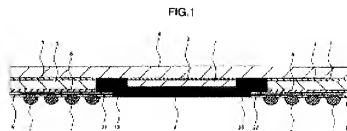
Also published as:

 EP0865082 (A1)
 WO9720347 (A1)
 US6404049 (B1)
 EP0865082 (A4)

Abstract not available for CN1202983

Abstract of corresponding document: **EP0865082**

A semiconductor device in which a semiconductor chip 1 is bonded by a metal bond 2 to one surface of a heat sink 4 formed of a material with a thermal expansion coefficient is close to the semiconductor chip 1, the heat sink 4 is glued to a stiffener with a silicon adhesive 5 with an elastic modulus of 10 MPa or less, a TAB tape 9 is glued to the stiffener 3 with an epoxy adhesive 6, and the semiconductor chip 1 is sealed with an epoxy sealing resin 8 with an elastic modulus of 10 GPa or more for protection from outside.



Data supplied from the **esp@cenet** database - Worldwide

[19]中华人民共和国专利局

[51]Int.Cl⁶

H01L 23/40

H01L 23/36 H05K 7/20



[12] 发明专利申请公开说明书

[21] 申请号 96198629.8

[43]公开日 1998年12月23日

[11] 公开号 CN 1202983A

[22]申请日 96.9.27

[30]优先权

[32]95.11.28[33]JP[31]308761/95

[86]国际申请 PCT/JP96/02815 96.9.27

[87]国际公布 WO97/20347 日 97.6.5

[85]进入国家阶段日期 98.5.28

[71]申请人 株式会社日立制作所

地址 日本东京

[72]发明人 柴本正训 一谷昌弘 森田亮

松本雄行 有田顺一 安生一郎

[74]专利代理机构 中国国际贸易促进委员会专利商标

事务所

代理人 王以平

权利要求书 4 页 说明书 13 页 附图页数 17 页

[54]发明名称 半导体器件及其制造方法以及装配基板

[57]摘要

一种半导体器件，其特征是：半导体芯片（1）是用接合金属（2）粘接到的热膨胀系数与半导体芯片（1）相近的材料构成的热沉（4）的一个面上的；热沉（4）是用弹性模数小于10MPa的硅有机树脂（硅酮）粘接剂（5）粘接到框体（3）上的；在框体（3）上中介环氧树脂粘接剂（6）粘接有TAB载带（9）；半导体芯片（1）由弹性模数大于10GPa的密封环氧树脂（8）密封，以保护其不受环境的影响。



(BJ)第 1456 号

发明的公开

本发明的半导体器件，半导体芯片用金属接合粘接到热膨胀系数与半导体芯片相近的热沉（散热片）的一面。该热沉是用弹性模数小于 10MPa 的硅系的粘接剂与框体粘接的。在上述框体上介以环氧系等的有机系的粘接剂粘接有 TAB 载带。上述 TAB 载带与半导体芯片的电极电连接。上述半导体芯片，出于从外部进行保护的的目的用弹性模数大于 10GPa 的环氧系密封树脂密封。

附图的简单说明

图 1 的剖面图示出了本发明的实施例 1 的半导体器件；图 2 的平面图示出了本发明的实施例 1 的半导体器件；图 3 的剖面图示出了本发明的实施例 1 的半导体器件上已经搭载了散热用的散热片的状态；图 4 的平面图示出了已装配上本发明的实施例 1 的半导体器件的装配基板；图 5 是沿图 4 的 b-b' 线剖开的剖面图；图 6 的工序图示出了本发明的实施例 1 的半导体器件的制造方法；图 7 的剖面图示出了本发明的实施例 2 的半导体器件；图 8 的剖面图示出了本发明的实施例 2 的半导体器件；图 9 的剖面图示出了本发明的实施例 2 的半导体器件上已经搭载了散热用的散热片的状态；图 10 的工序图示出了本发明的实施例 2 的半导体器件的制造方法；图 11 的剖面图示出了本发明的实施例 2 的半导体器件；图 12 的剖面图示出了本发明的实施例 3 的半导体器件；图 13 的剖面图示出了本发明的实施例 2 的半导体器件上已经搭载了散热用的散热片的状态；图 14 的工序图示出了本发明的实施例 3 的半导体器件的制造方法；；图 15 的剖面图示出了本发明的实施例 4 的半导体器件；图 16 的剖面图示出了本发明的实施例 5 的半导体器件；图 17 的剖面图示出了本发明的其它的实施例的半导体器件。

实施本发明的最佳实施例

为了更详细地说明本发明，根据附图进行说明。在用来说明实施例的全部附图中，对具有同一功能的部分，仅赋予同一标号而不进行反复的说明。

实施例 1

图 1 是本实施例的半导体器件的剖面图（沿图 2 的 a-a' 线剖开的剖面

图)，图2是该半导体器件的平面图。

本实施例的半导体器件具有BGA（Ball Grid Array,球栅阵列）型的封装。这种封装由下述部分构成：在硅衬底的主面上已形成了门阵列等的逻辑LSI的半导体芯片1，把半导体芯片1围起来的框体（stiffener）3，使在半导体芯片中所发生的热向外部逃逸的热沉4，保护半导体芯片免受外部环境影响的密封树脂8，已在一面上形成了布线10的TAB载带9和本身为外部引出用电极的焊锡突出电极7。构成封装的各个构件的厚度，作为一个例子，其数据如下：半导体芯片1为0.28 - 0.55mm，框体3为0.10 - 0.60mm，热沉4为0.10 - 1.00mm，TAB载带9为0.05 - 0.125mm。此外，焊锡突出电极7的直径为0.3 - 0.9mm。

半导体芯片1用Au-Sn共晶合金接合到热沉4的一面的中央部分上。半导体芯片1的接合面是未形成LSI的面。框体3的一面用第1粘接剂5接合到热沉4的一面的周边部分上。TAB载带9用第2粘接剂6接合到框体3的另一面上。TAB载带9的一面上形成的布线10的一端（内引线）与半导体芯片1的电极（图中未画出来）电连接。布线10的一端（内引线）与半导体芯片一起，用密封树脂8进行密封。在TAB载带9的另一面上，以规定的间隔，形成有与布线10已电连接的多个焊锡突出电极7。TAB载带的另一面的未配置焊锡突出电极的区域，已用阻焊剂21覆盖起来。

由于本实施例的封装在热沉4与半导体芯片1之间的接合处使用的是金属（Au-Sn共晶合金2），所以为了确保两者的接合部分的可靠性，用热膨胀系数与半导体芯片1相近的材料构成热沉4。作为具有与半导体芯片1的热膨胀系数（ $3 \times 10^{-6}/^{\circ}\text{C}$ ）相近，且具有高热导率的材料，例如有Cu-W合金（热膨胀系数： $\sim 6 \times 10^{-6}/^{\circ}\text{C}$ ，弹性模数：300GPa）或Fe系合金，富铝红柱石，AlN，炭系的材料（例如金刚石）等。使热沉4和半导体芯片进行接合的金属，也可以是上边说过的Au-Sn共晶合金2以外的金属，例如也可以是Au-Si合金或高熔点的焊锡等。

支持封装的框体3用具有与装配该封装的1基板相近的热膨胀系数的材构成。例如，在装配基板由玻璃环氧系基材（热膨胀系数： $10 \sim 20 \times 10^{-6}/^{\circ}\text{C}$ ，弹性模数：5 - 30GPa）构成的情况下，框体3也用玻璃环氧系基材和具有与之相近的热膨胀系数的材料构成。作为框体3的材料，除

玻璃环氧系基材外,还可以举出 Cu 合金系基材或有机系基材等。此外,框体 3 的形状,并不限于图示的那些形状,只要是把半导体芯片围起来的形状什么形状都行。例如,采用使多个立方体 2 个以上进行连接的办法,也可以实现与图示的框体 3 同样的形状。

使框体 3 和热沉 4 进行接合的第 1 粘接剂 5,理想的是用比密封半导体芯片 1 的密封树脂 8 的弹性模数还低材料,例如,弹性模数小于 50MPa,更为理想的是用小于 10MPa 的材料构成。最为理想的是密封树脂 8 是弹性体(东丽株式会社制‘TX2206’等)。还有,硅系弹性体的热膨胀系数为大约 $300 \sim \times 10^{-6}/^{\circ}\text{C}$ 。

使框体 3 与 TAB 载带 9 进行接合的第 2 粘接剂 6,用比第 1 粘接剂 5 的弹性模数还高的材料,例如用弹性模数约为 500 ~ 1000MPa 的环氧树脂构成。本身为半导体芯片 1 与焊锡突出电极 7 之间的连接手段的 TAB 载带 9,用对已经贴到合成树脂的一面上的铜箔进行刻蚀形成了布线 10 的柔性带载体构成。作为合成树脂基材,例如可以用聚亚酰胺(热膨胀系数: $5 \sim 20 \times 10^{-6}/^{\circ}\text{C}$,弹性模数: 50 ~ 500MPa)或玻璃环氧系基材,聚脂基材等。

对已形成于 TAB 载带 9 上的布线 10 的一端和半导体芯片 1 进行密封的密封树脂 8,用比使热沉 4 与框体 3 进行粘接的上述第 1 粘接剂 5 的弹性模数还高的材料,例如用弹性模数为 5 ~ 30GPa,热膨胀系数为 $10 \sim 300 \times 10^{-6}/^{\circ}\text{C}$ 的环氧系密封树脂构成。最好的是弹性模数为 10MPa 以上的环氧系树脂。此外,还可以用弹性模数大于 5GPa 的苯酚系密封树脂或聚亚酰胺系密封树脂等。

作为将形成于 TAB 载带 9 的一面上的外部引出用电极,除焊锡突出电极 7 之外,还可以利用在区域阵列方式的表面装配中采用的众所周知的各种电极。例如,可以是把柱状或岛状的金属端子接合到基底电极上边的电极,还可以仅仅是基底电极。

倘采用如上所述那样地构成的本实施例的半导体器件,由于使用热导率高的金属材料(Au-Sn 共晶合金 2)使半导体芯片 1 和热沉 4 接合,所以在半导体芯片 1 中所产生的热,得以高效率地向热沉 4 传导,对半导体芯片 1 的散热起到很大的作用。就是说,由于相对于含 Ag 的有机系粘接剂

(Ag 膏)的导热率约为 $1 \sim 50\text{W/m}$, Au-Sn 共晶合金 2 的导热率约为 200W/m 以上, 所以与使用有机系粘接剂的情况下相比, 可以大幅度地改善热传导性。此外, 由于热沉 4 与半导体芯片 1 的热膨胀系数之差已减小, 所以可以确保两者的接合部分的可靠性。此外, 由于 Au-Sn 共晶合金 2 和热沉 4 中的不论哪一个的导热率都高, 所以芯片-散热片间的热阻和封装-空气间的热阻大幅度地降低, 可以得到高的散热特性。

此外, 倘采用本实施例的半导体器件, 由于用比密封树脂 8 的弹性模数低的, 就是说用弹性极限高的粘接剂 5 使热沉 4 和框体 3 粘接, 故可以用粘接剂 5 来吸收、缓和因构成封装的各个构件的热膨胀系数差而产生的应力。这样一来, 就可以防止在把封装装配到装配基板上的时候和在 LSI 工作的时候所发生的热应力引起的封装裂纹或布线 10 的断线。

还有, 倘采用本实施例的半导体器件, 由于用弹性模数高的密封树脂 8 密封半导体芯片 1 和布线 10 (内引线), 半导体芯片 1 和布线 10 (内引线)被密封树脂 8 牢固地固定, 所以可以防止因热应力所引起的布线 10 (内引线)的断线。

本实施例的封装, 如图 3 所示, 由于在热沉 4 的上部搭载散热用的散热片 11, 故可以满足更多的引出脚和更高的功耗的 LSI 的要求。散热片 11 用 Al 之类的高热导率的材料构成, 用润滑脂 (grease) 等的粘接剂与热沉 4 接合。或者, 也可以把散热片 11 螺钉固定到热沉 4 上。散热片 11 的厚度或形状没什么限制。例如也可以分割成多个, 只要考虑到半导体芯片 1 的发热量, 热沉 4 的材料物性, 制造工艺, 制造价格等后选择最佳的厚度和形状即可。

图 4 的平面图示出了在内置于个人计算机或工作站等内的装配基板 20 上装配上本实施例的半导体器件的状态之一例, 图 5 是图 4 中的沿 b-b' 线剖开的剖面图。

图中的标号 12 是本实施例的封装, 13 是例如 QFP (Quad Flat Package, 四角扁平封装) 等其它的表面装配型封装。在该装配基板 20 上除去已密封到本实施例的封装 12 中的门阵列以外, 还装配有已密封到 QFP、PLCC (Plastic Leaded Chip Carrier, 塑料引出脚式芯片载体) 等的封装中的 MPU、逻辑 LSI, 或已密封到 SOJ (Small Outline J-leaded

Package, 小型 J 形引出脚式封装) 中的 DRAM。

本实施例的封装 12, 由于把外部引出用电极 (焊锡突出电极 7) 配置成为 2 维的阵列状, 所以引出脚步距比 QFP 还宽, 装配时的不合格发生率比 QFP 要低的多。此外, 可以与 QFP 等其它的表面装配型封装一起进行一揽子回流, 故易于装配。

此外, 本实施例的封装 12 由于用具有与装配基板 20 相近的热膨胀系数的材料构成支持封装 12 的框体 3, 所以可以防止在 LSI 的工作时所发生的热应力引起的封装 12 的挠曲或焊锡突出电极 7 的破裂, 可以提高封装 12 与装配基板 20 的连接可靠性。

其次, 用图 6 说明本实施例的半导体器件的组装修序。

首先, 如图 6 (a) 所示, 在热沉 4 的一面的周边部分上, 用粘接剂 5 粘接上框体 3 之后, 如图 6 (b) 所示, 在热沉 4 的一面的中央部分上用 Au-Sn 共晶合金 2 接合半导体芯片 1。或者, 也可以在把半导体芯片 1 接合到热沉 4 上之后, 粘接框体 3。应用 Au-Sn 共晶合金 2 的接合温度为 320 °C, 10 分钟。在用 Au-Sn 共晶合金 2 以外的金属, 例如用 Au-Si 合金或高熔点的焊锡的情况下的接合温度, 分别为 370 °C, 约 2 分钟, 300 °C, 约 10 分钟。

其次, 如图 6 (c) 所示, 在已粘接到热沉 4 上的框体 3 的另一面上, 用第 1 粘接剂 6 粘接 TAB 载带 9。框体 3 与 TAB 载带 9 之间的粘接, 用众所周知的热压焊方式进行。接着, 如图 6 (d) 所示, 把已形成于 TAB 载带 9 上的布线 10 的一端 (内引线) 键合到半导体芯片 1 的电极上。在用一揽子键合 (gang bonding) 方式进行的情况下, 最好是先在半导体芯片 1 的电极上边形成好 Au 或焊锡的突出电极 7。一揽子键合的温度条件为 500 °C, 约一秒。另一方面, 在单个键合方式的情况下, 也可以在半导体芯片 1 上边不形成突出电极。

其次, 如图 6 (e) 所示, 在用密封树脂 8 把半导体芯片 1 和布线 10 (内引线) 的一端进行密封之后, 如图 6 (f) 所示, 在 TAB 载带 9 上形成焊锡突出电极 7 并与布线 10 电连接。要形成焊锡突出电极 7 的话, 先把焊锡球接合到 TAB 载带 9 上, 再用比焊锡的熔融温度还高的温度进行回流。

此外, 焊锡突出电极 7 的形成, 虽然可以如上所述在封装的组装的最后工序中进行, 但也可以在把封装装配到装配基板上之前进行。

本实施例的半导体器件, 由于在半导体芯片 1 的电极与布线 10 之间的连接中使用的是 TAB 载带 9, 所以可以把布线 10 一缆子键合到半导体芯片 1 的电极上。因此, 键合所需要的时间与引出脚数无关, 可以在短时间内完成。

此外, 本实施例的封装 12, 由于用具有与装配基板 20 相近的热膨胀系数的材料构成支持封装 12 的框体 3, 所以可以防止在 LSI 的工作时所发生的热应力引起的封装 12 的扭曲或焊锡突出电极 7 的破裂, 可以提高封装 12 与装配基板 20 的连接可靠性。

实施例 2

图 7 的剖面图示出了本实施例的半导体器件。

上述实施例 1 的封装, 把 TAB 载带 9 粘接到支持封装的框体 3 上, 然后使已形成于该 TAB 载带 9 上的布线 10 与半导体芯片 1 的电极电连接, 但本实施例的封装在框体 14 上形成布线 10 并介以金属丝 15 使该布线 10 与半导体芯片 1 的电极电连接。

半导体芯片 1, 用 Au-Sn 共晶合金 2 接合到热沉 4 的一面的中央部分上。半导体芯片 1 的接合面是没有形成 LSI 的面。热沉 4 用具有与半导体芯片相近的热膨胀系数, 且具有高热传导性的材料, 例如 Cu-W 合金、Fe 系合金, 富铝红柱石, AlN, 炭系的材料 (例如金刚石) 等构成。使热沉 4 和半导体芯片接合的金属, 也可以是 Au-Sn 共晶合金 2 以外的金属, 例如也可以是 Au-Si 合金或高熔点的焊锡等。

框体 14 的一面, 用粘接剂 51 到热沉 4 的一面的周边部分上。半导体芯片 1 和金属丝 15 用密封树脂 8 密封。在框体 14 的下表面上以规定的间隔形成有已与布线 10 电连接的多个焊锡突出电极 7。

支持封装的框体 14, 用具有与将装配该封装的装配基板相近的热膨胀系数材料, 例如热膨胀系数为 $10 \sim 20 \times 10^{-6}/^{\circ}\text{C}$, 弹性模数为 $10 \sim 20\text{GPa}$ 的玻璃环氧系基材等构成, 其厚度作为一个例子, 为 $0.20 \sim 1.00\text{mm}$ 。框体 14 在金属丝 15 所连接的区域与将形成焊锡突出电极 7 的区域之间设置有台阶, 使得在用密封树脂 8 对半导体芯片 1 进行密封之际把金属丝 15 也

图1

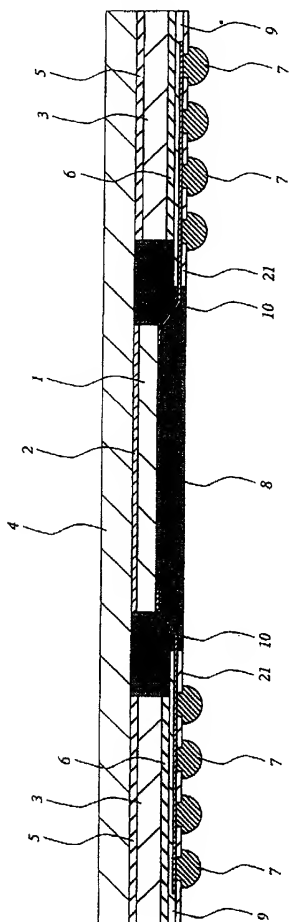


图2

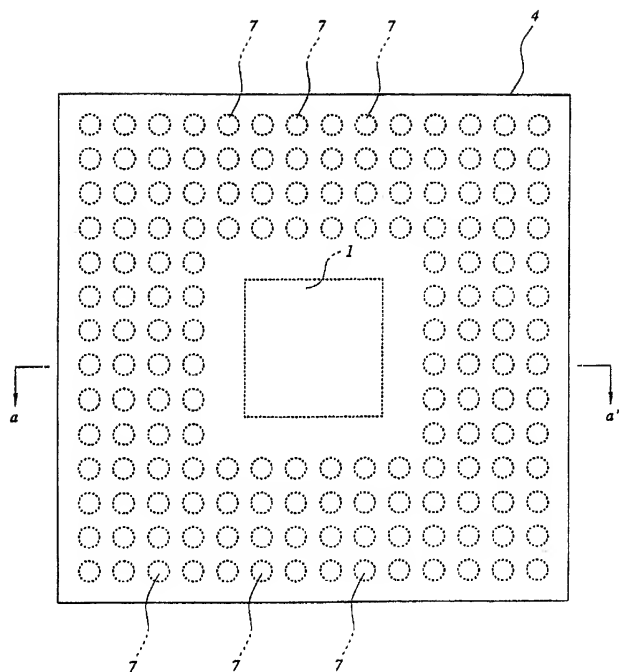


图6

